

Architektura Systemów Komputerowych

Wprowadzenie do architektury systemów komputerowych

Dr hab. inż. Łukasz Szustak

lszustak@icis.pcz.pl

Katedra Informatyki

Wydział Inżynierii Mechanicznej i Informatyki

Politechnika Częstochowska



Wydział Inżynierii
Mechanicznej
i Informatyki
The Faculty of Mechanical Engineering
and Computer Science

Architektura Systemów Komputerowych

Zamieszczane materiały służą wyłącznie do celów indywidualnego kształcenia. Nie wyrażam zgody na ich utrwalanie przekazywanie osobom trzecim ani rozpowszechnianie.

Dr hab. inż. Łukasz Szustak

lszustak@icis.pcz.pl

Katedra Informatyki

Wydział Inżynierii Mechanicznej i Informatyki

Politechnika Częstochowska



Wydział Inżynierii
Mechanicznej
i Informatyki
The Faculty of Mechanical Engineering
and Computer Science

Liczydło

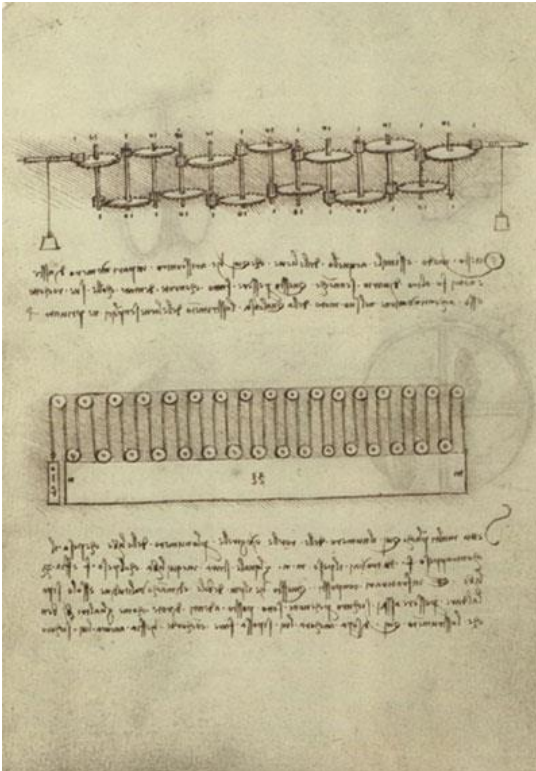


- Abacus (pol. liczydło) pierwsze znane mechaniczne urządzenie liczące, powstałe około 5000 lat temu w środkowej Azji



Mechaniczny kalkulator

- Leonarda da Vinci (1500)



The replica of the Leonardo's machine, built in the 60s by Dr. Guatelli of IBM (© Mr. Joseph Mirabella, New York, USA)

Pascaline



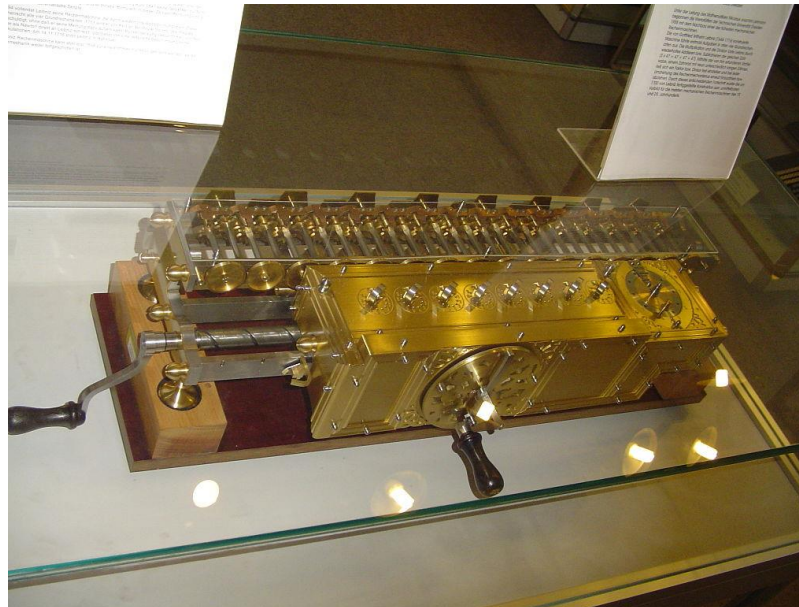
- Maszyna licząca zaprojektowana przez Blaise Pascala około 1645 roku. Pascalina umożliwiała dodawanie i odejmowanie liczb.



By David.Monniaux, CC BY-SA 3.0,
<https://commons.wikimedia.org/w/index.php?curid=186079>

Stepped reckoner

- Maszyna licząca zaprojektowana i wykonana przez Gottfrieda Wilhelma Leibniza w 1671. Była zdolna do odejmowania, mnożenia, dzielenia i wyprowadzania pierwiastków kwadratowych.

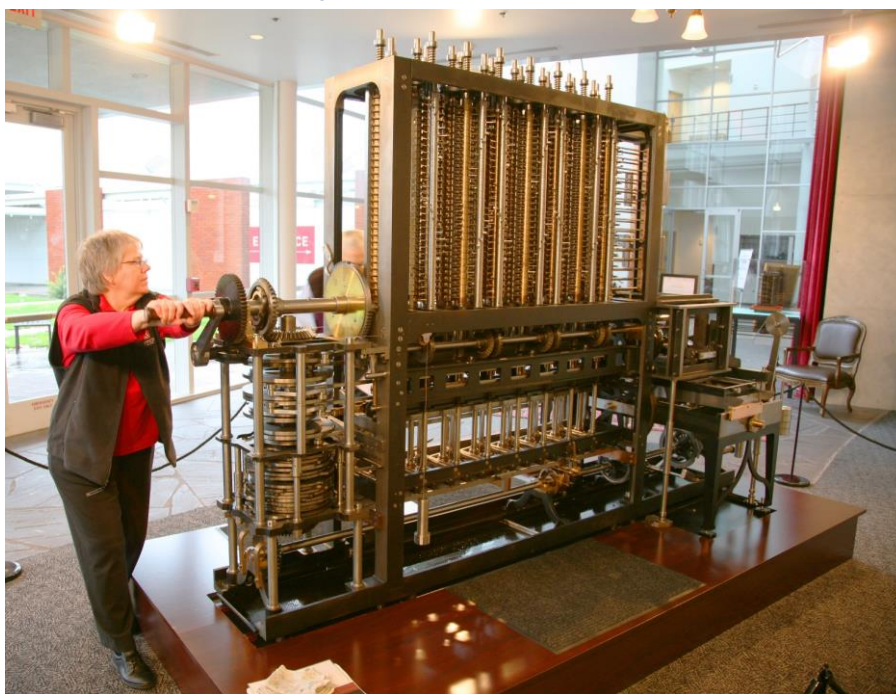


<https://commons.wikimedia.org/w/index.php?curid=925505>

Maszyna różnicowa Babbage'a



- Analityczna maszyna różnicowa była kalkulatorem o mechanicznej konstrukcji przeznaczonym do obliczania wartości wielomianów. Nazwa wywodzi się od metody różnic skończonych, którą zaimplementowano w maszynie.

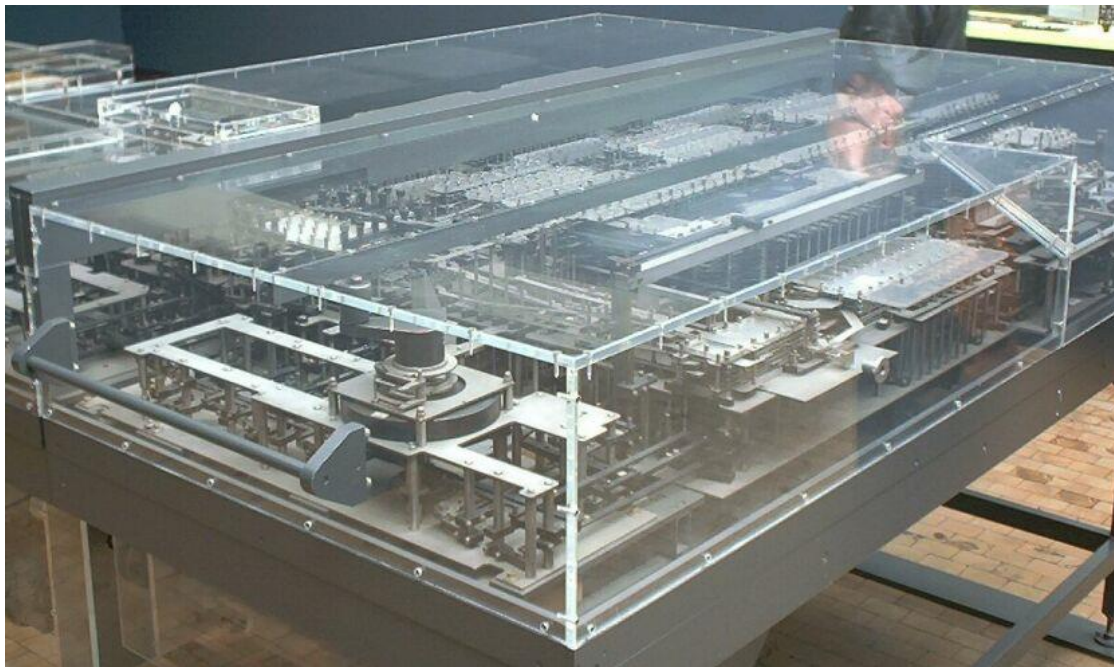


<https://commons.wikimedia.org/w/index.php?curid=9084093>

Komputer Z1



- Komputer mechaniczny zbudowany przez Konrada Zusego w Berlinie w latach 1936-1938. Był to pierwszy programowalny komputer na świecie wykorzystujący binarne liczby zmiennoprzecinkowe.

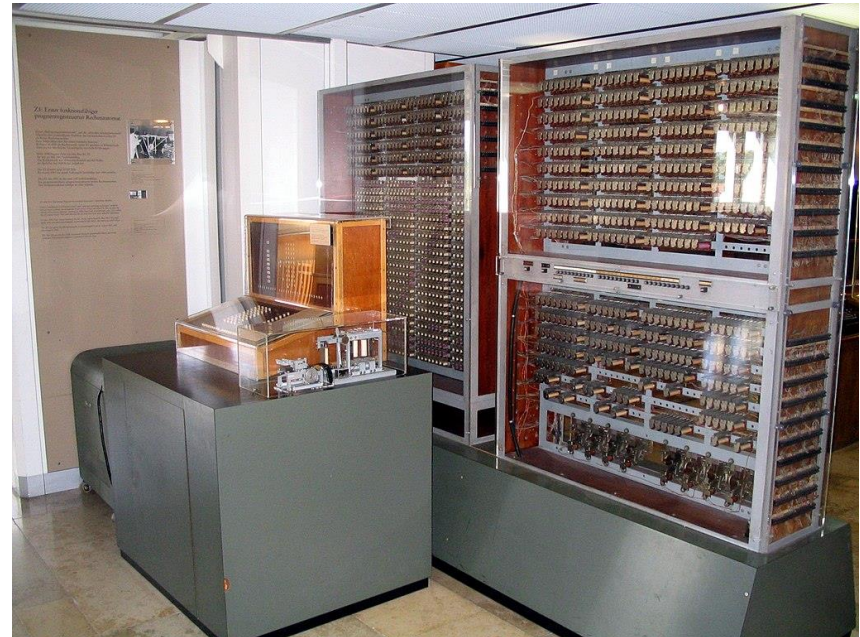


<https://commons.wikimedia.org/w/index.php?curid=121699>

Komputer Z3



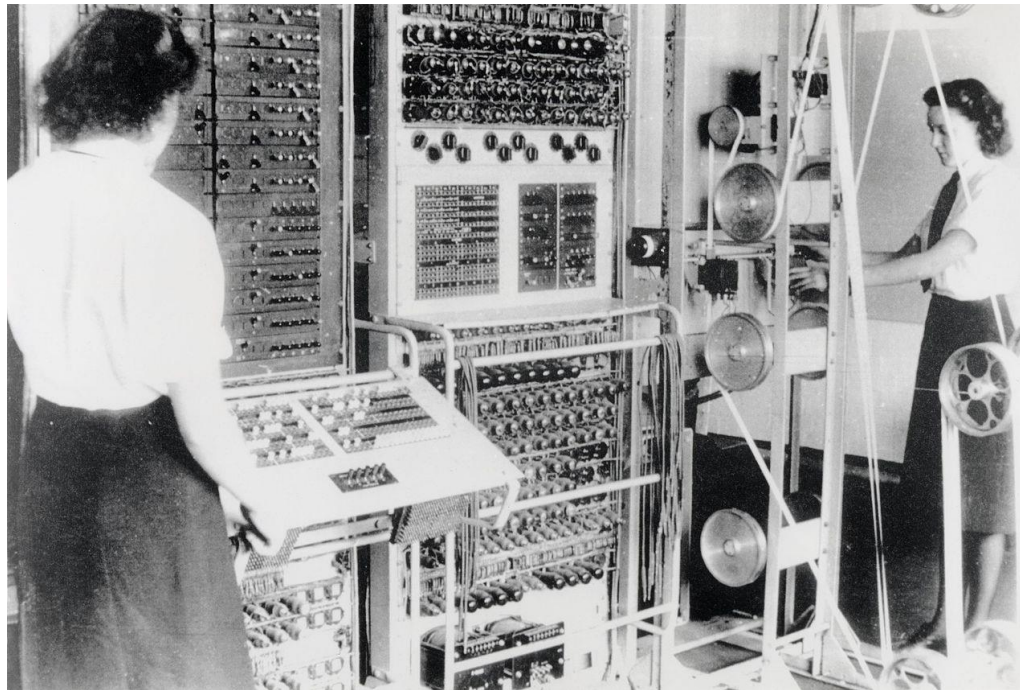
- „Pierwszy” Komputer o zmiennym programie, zbudowany przy użyciu przekaźników w **1941** roku na bazie mechanicznej konstrukcji Z1.
- Wykonywał tylko dodawanie, odejmowanie, mnożenie, dzielenie i pierwiastkowanie na binarnych liczbach zmiennoprzecinkowych przechowywanych w 64 słowach pamięci.



<https://commons.wikimedia.org/w/index.php?curid=3632073>

Komputer Colossus

- „Pierwszy” Komputer zbudowane w formie programowalnych maszyn cyfrowych i uruchomiony 14 kwietnia 1943 roku w brytyjskim ośrodku kryptograficznym Bletchley Park

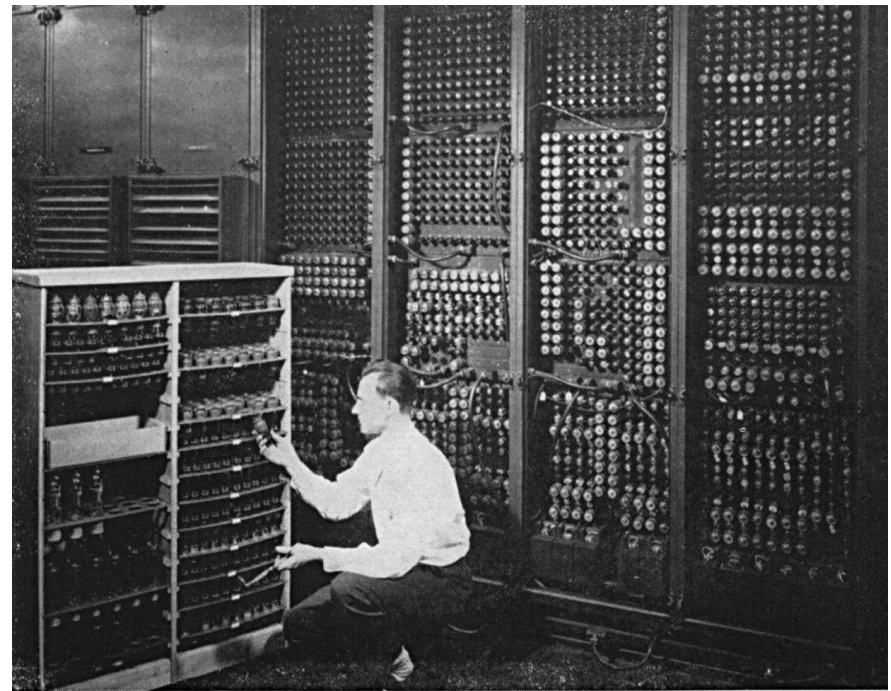


<https://commons.wikimedia.org/w/index.php?curid=501979>

Komputer ENIAC



- „Pierwszy” Komputer: *Elektroniczny, Numeryczny Integrator i Komputer* skonstruowany w latach 1943–1945 na Uniwersytecie Pensylwanii w USA
- ENIAC rachował – w odróżnieniu od komputerów współczesnych – w systemie dziesiętnym, operując liczbami dziesięciocyfrowymi, dodatnimi lub ujemnymi, z ustalonym położeniem przecinka dziesiętnego[1]. Jego szybkość, na owe czasy niewyobrażalnie niemal wielka, to 5000 dodawań/odejmowań takich liczb w ciągu sekund

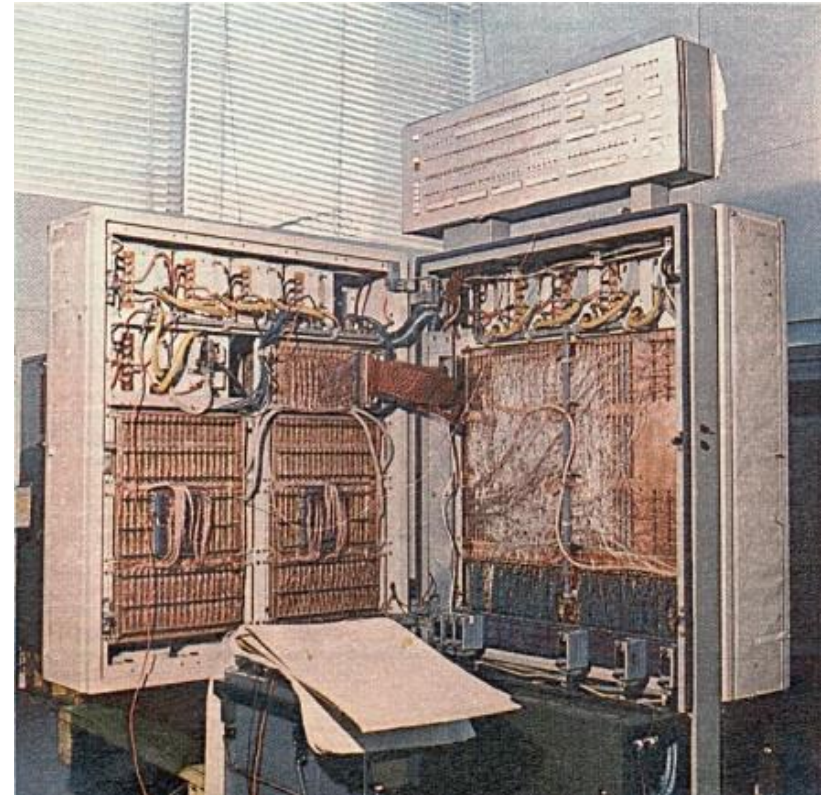


Replacing a bad tube meant checking among ENIAC's 19,000 possibilities.

<https://commons.wikimedia.org/w/index.php?curid=8813812>

Komputer Odra 1305

- Odra 1305 to polski mikroprogramowany komputer III generacji zbudowany na układach scalonych TTL
- Produkowany seryjnie od 1973 r. w Zakładach Elektronicznych Elwro we Wrocławiu
- Prototyp powstał w 1971 r.



Pierwszy tranzystor



- Pierwszy tranzystor zaprojektowany w okresie 1945-1948 przez oddział badawczy i wdrożeniowy Bell Labs, USA

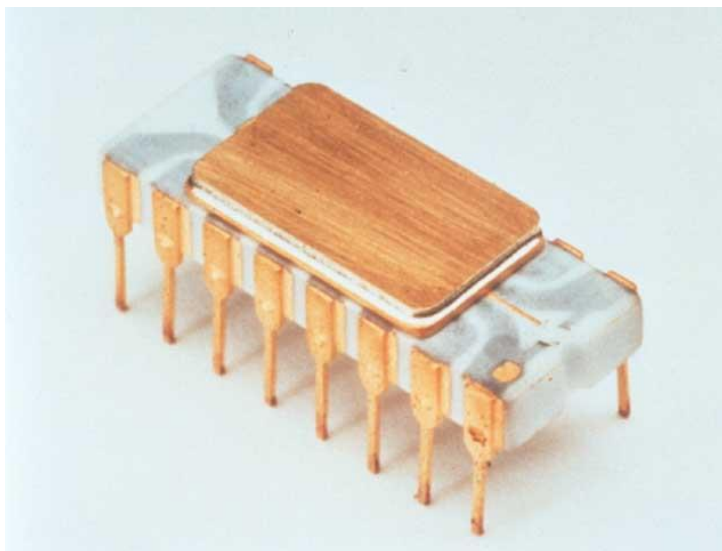


<https://commons.wikimedia.org/w/index.php?curid=554340>

Intel 4004



- Pierwszy procesor czterobitowy mikroprocesor zaprojektowany i produkowany przez firmę Intel od 1971
 - 2300 tranzystorów
 - 60 000 operacji / s



<https://commons.wikimedia.org/w/index.php?curid=3338895>

Prawo Moore'a

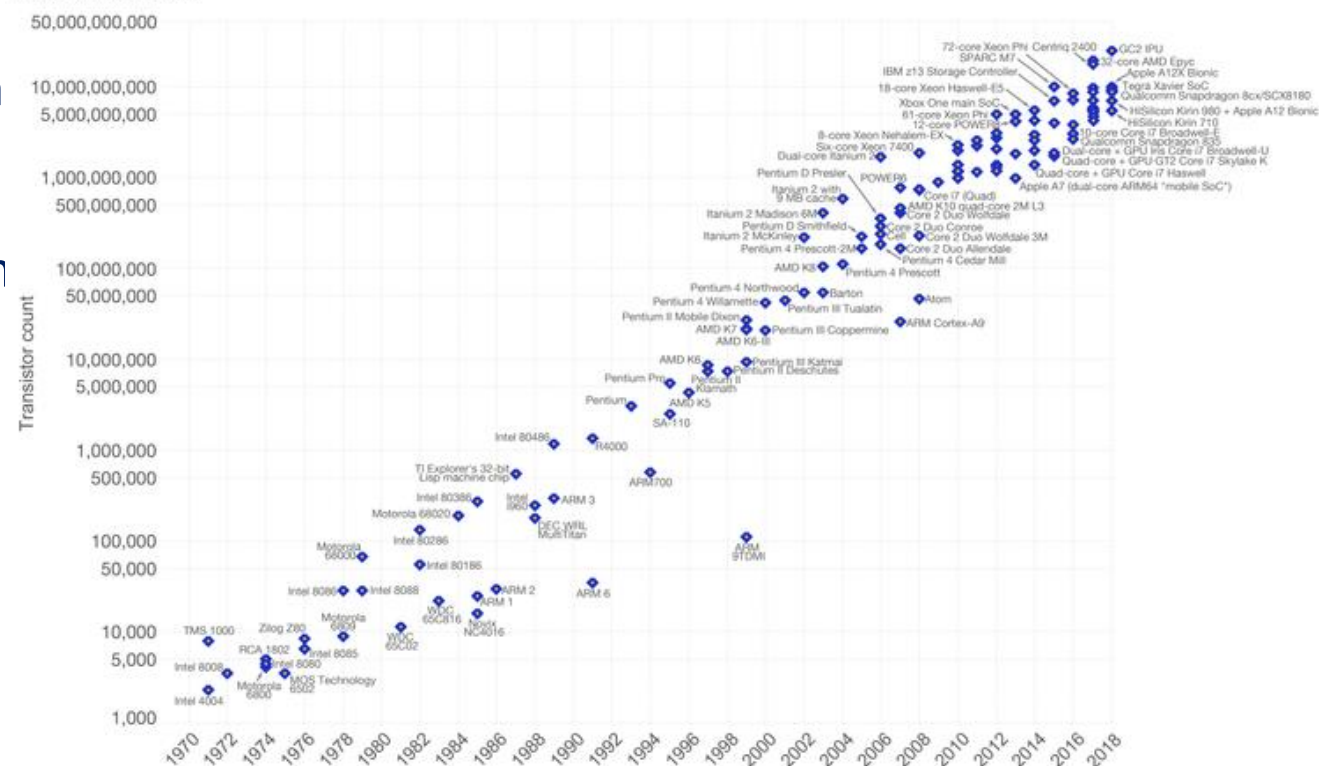


- Ekonomicznie optymalna liczba tranzystorów w układzie scalonym zwiększa się w kolejnych latach zgodnie z trendem wykładniczym (podwaja się w niemal równych odcinkach czasu).

Moore's Law – The number of transistors on integrated circuit chips (1971-2018)

Moore's law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important as other aspects of technological progress – such as processing speed or the price of electronic products – are linked to Moore's law.

Our World in Data



Data source: Wikipedia (https://en.wikipedia.org/wiki/Transistor_count)

The data visualization is available at OurWorldinData.org. There you find more visualizations and research on this topic.

Licensed under CC-BY-SA by the author Max Roser.

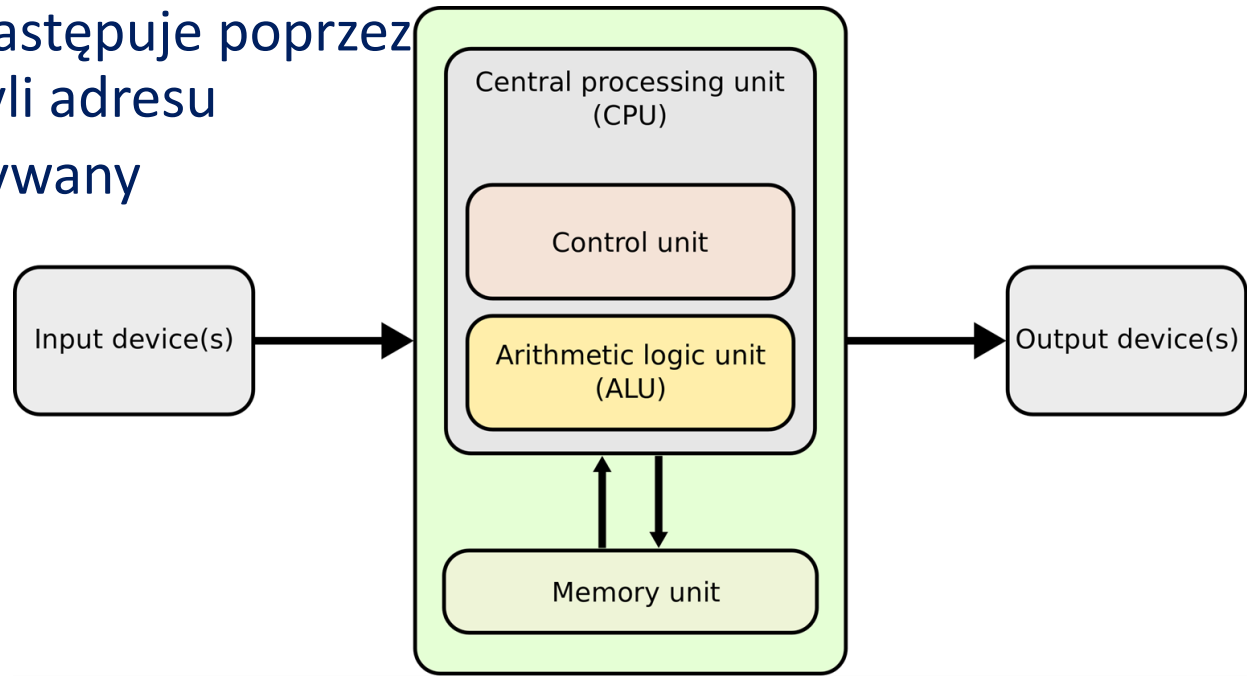
<https://ourworldindata.org/uploads/2019/05/Transistor-Count-over-time-to-2018.png>

<https://commons.wikimedia.org/w/index.php?curid=79751151>



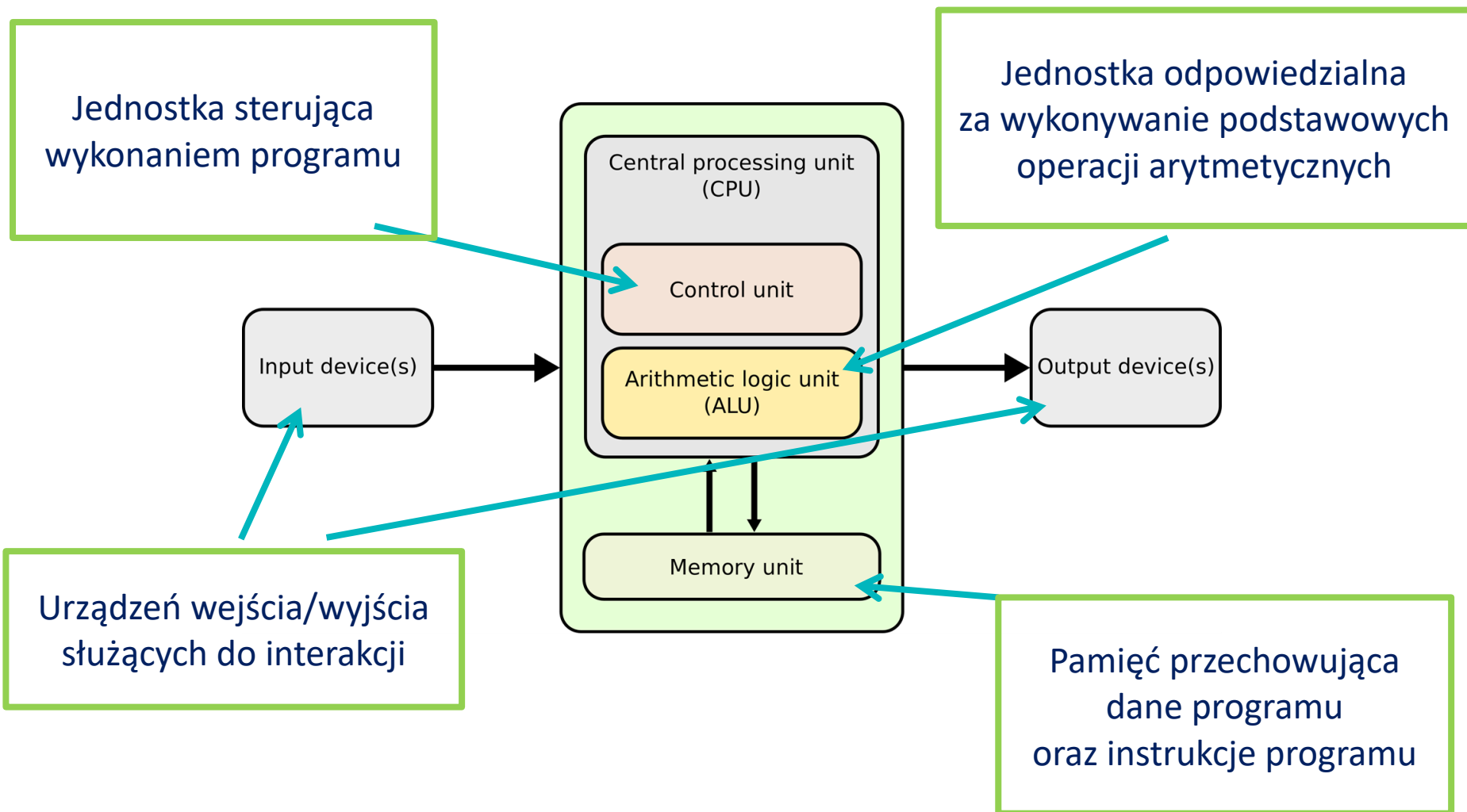
Maszyna von Neumanna

- Maszyna zaproponowana przez von Neumanna w 1946r posiada następujące cechy:
 - Wykorzystuje model obliczeń zaproponowany przez Turinga
 - Wykonuje obliczenia zgodnie z programem
 - Program jest przechowywany w pamięci razem z danymi
 - Dostęp do pamięci następuje poprzez podanie komórki, czyli adresu
 - Adres jest przechowywany i inkrementowany w specjalnym rejestrze procesora, zwanym licznikiem instrukcji





Maszyna von Neumanna





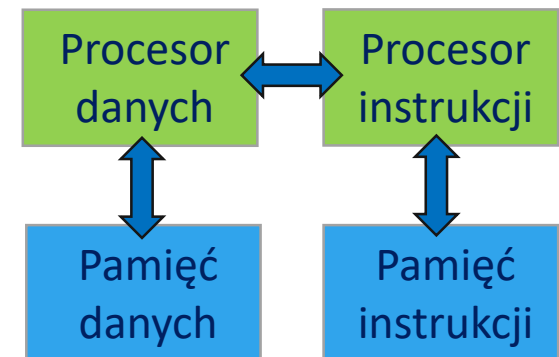
Maszyna von Neumanna

- Wyróżnia się następujące warianty organizacji pamięci w maszynie von Neumanna:
 - Architektura Harvard – oddzielne hierarchie pamięci danych i rozkazów
 - Architektura Princeton – wspólna hierarchia pamięci danych i rozkazów
 - Harvard-Princeton – połączenie powyższych rozwiązań



Architektura Harvard

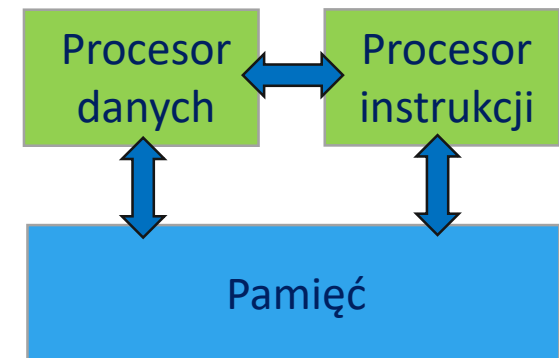
- Architektura harwardzka - realizacja maszyny von Neumanna z oddzielnymi hierarchiami pamięci programu i danych
- Posiada wysoką wydajność dzięki możliwości równoczesnego pobierania instrukcji i operacji na hierarchii pamięci danych
- Nie ma możliwości programowania, bo nie ma możliwości zapisu instrukcji do pamięci instrukcji, a sam komputer jest dostarczany ze stałym programem
- Jest stosowana w procesorach sygnałowych oraz mikrokomputerach jednoukładowych





Architektura Princeton

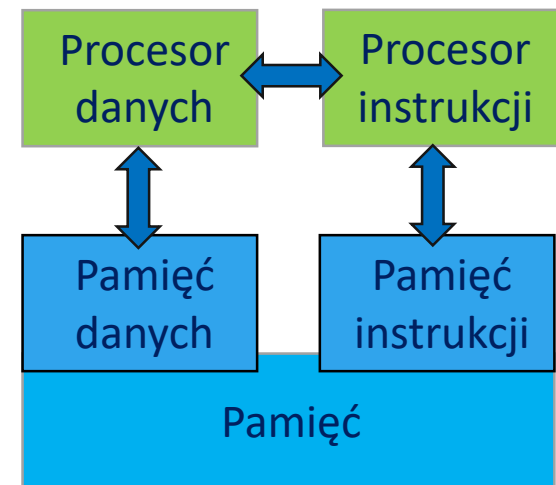
- Charakteryzuje się wspólną pamięcią danych i rozkazów
- Jest wzorcową realizacją koncepcji von Neumanna
- Nie można równocześnie pobierać danych i rozkazów – von Neumann bottleneck
- Nieograniczone możliwości modyfikacji programu
- Wykorzystywana w komputerach uniwersalnych



Architektura Harvard-Princeton



- Realizacja maszyny von Neumanna z oddzielnymi „górnymi” warstwami hierarchii pamięci i wspólnymi warstwami „dolnymi”
- Większość odwołań do hierarchii pamięci jest realizowanych w górnych warstwach
- Zapis całego programu realizowany jest we wspólnej dolnej warstwie hierarchii pamięci
- Program nie ma pełnej kontroli nad położeniem obiektów w hierarchii pamięci
- Architektura Harvard-Princeton umożliwia potrzeby programowalności bez narażania bezpieczeństwa
- Większość współczesnych komputerów uniwersalnych jest opartych o architekturę Harvard-Princeton





Maszyna Turinga

- W 1936 roku Alan Turing (1912-1954) przedstawił koncepcję maszyn obliczeniowych i algorytmów.
- Maszyna Turinga stanowi najprostszy, wyidealizowany matematyczny model komputera, zbudowany z taśmy, na której zapisuje się dane i poruszającej się wzdłuż niej "głowicy", wykonującej proste operacje na zapisanych na taśmie wartościach
- Turing zauważył, że na maszynach jego pomysłu można zrealizować każdy algorytm, co obowiązuje do dnia dzisiejszego.
- Turing brał również udział w pracach nad deszyfracją kodów Enigmy, które przyczyniły się do powstania pierwszych kalkulatorów elektronicznych

Dziękuję za uwagę



Kontakt:

Dr hab. inż. Łukasz Szustak

lszustak@icis.pcz.pl

Katedra Informatyki

Wydział Inżynierii Mechanicznej i Informatyki

Politechnika Częstochowska